

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2002-287700

(P2002-287700A)

(43) 公開日 平成14年10月4日 (2002.10.4)

(51) Int.Cl. ⁷	識別記号	F I	テ-マ-コ-ト [*] (参考)
G 0 9 G 3/34		G 0 9 G 3/34	J 2 H 0 9 1
			D 2 H 0 9 3
G 0 2 F 1/133	5 3 0	G 0 2 F 1/133	5 3 0 5 C 0 0 6
	5 3 5		5 3 5 5 C 0 8 0
1/13357		1/13357	

審査請求 未請求 請求項の数36 O L (全 20 頁) 最終頁に続く

(21) 出願番号 特願2001-88162(P2001-88162)

(22) 出願日 平成13年3月26日 (2001.3.26)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(72) 発明者 船本 太朗

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(72) 発明者 待島 渡

大阪府門真市大字門真1006番地 松下電器
産業株式会社内

(74) 代理人 100098291

弁理士 小笠原 史朗

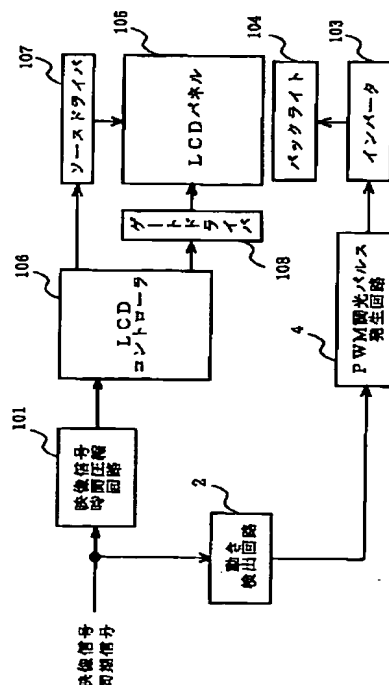
最終頁に続く

(54) 【発明の名称】 画像表示装置および方法

(57) 【要約】

【課題】 液晶ディスプレイなどの光変調素子を用いて動画像を表示する際、輪郭のボケや着色またはフリッカーの発生が問題となる。

【解決手段】 バックライト104により表示される液晶表示装置において、映像信号を時間方向に圧縮して出力する映像信号時間圧縮回路101と、時間方向に圧縮された映像信号に基づいて液晶パネル105を駆動するLCDコントローラ106、ソースドライバ107及びゲートドライバ108と、映像信号に基づいて表示画像の動きの量を検出する動き検出回路2と、動き検出回路2における検出結果に応じて異なる周波数の調光パルスが発生するPWM調光パルス発生回路4と、調光パルスに基づいてバックライト104の点灯させるインバータ103とを備えることにより、動画像における画像の輪郭ボケを低減するとともに静止画像でのフリッカーを低減することができる。



【請求項 13】 前記動き検出手段において検出された

【請求項 28】 前記調光パルス発生ステップは、前記動き検出ステップにおいて検出された前記複数の所定領域毎の前記動きの量の変化に伴って出力パルスを変更する際、前記第 1 の調光パルスの同期位相と前記第 2 の調光パルスの同期位相との間の同期位相の調光パルスを出力することにより、出力パルスの同期位相を段階的に順

次シフトさせることを特徴とする、請求項26記載の画像表示方法。

【請求項29】 前記動き検出ステップにおいて検出された前記動きの量に基づいて、前記調光パルスのパルス幅を決定するパルス幅決定ステップをさらに備え、前記調光パルス発生ステップは、前記パルス幅決定ステップにおいて決定されたパルス幅の前記調光パルスを発生することを特徴とする、請求項21記載の画像表示方法。

【請求項30】 前記パルス幅決定ステップが決定する前記パルス幅は、前記動き検出ステップにおいて検出された前記動きの量が大きいほど小さくなり、逆に、前記動きの量が小さいほど大きくなることを特徴とする、請求項29記載の画像表示方法。

【請求項31】 前記動き検出ステップにおいて検出された前記動きの量に基づいて、前記映像信号の利得を決定する利得決定ステップと、前記利得決定ステップにおいて決定された利得に従って前記映像信号の利得を制御する利得制御ステップとをさらに備える、請求項29記載の画像表示方法。

【請求項32】 前記利得決定ステップが決定する前記利得は、前記パルス幅決定ステップが決定する前記パルス幅が小さいほど大きくなり、逆に、前記パルス幅が大きいほど小さくなることを特徴とする、請求項31記載の画像表示方法。

【請求項33】 前記動き検出ステップは、連続する2フレーム間のデータ差に基づいて前記動きの量を検出することを特徴とする、請求項21～32のいずれかに記載の画像表示方法。

【請求項34】 前記光源が蛍光ランプであることを特徴とする、請求項21～32のいずれかに記載の画像表示方法。

【請求項35】 前記受動型光変調素子が液晶ディスプレイであることを特徴とする、請求項21～32のいずれかに記載の画像表示方法。

【請求項36】 前記受動型光変調素子がDMD（デジタル・マイクロミラー・デバイス）ディスプレイであることを特徴とする、請求項21～32のいずれかに記載の画像表示方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、画像表示装置および方法に関し、より特定的には、光源からの光を電気信号に基づいて画素毎に変調する受動型光変調素子を時間軸方向に圧縮した映像信号に基づいて駆動することによって画像を表示する画像表示装置および方法に関する。

【0002】

【従来の技術】 画像表示装置に用いられるCRTは、電子ビームを蛍光面に当てて発光させるが、微少時間で測定すると画面の各点は蛍光体残光からなる極めて短い時

間でしか表示されていない。CRTでは、この点発光を順次走査させることにより、目の残像効果を利用して1フレームの映像を表示している。このような表示素子はインパルス型と呼ばれる。

【0003】 一方、液晶ディスプレイでは、一般的にホールド型表示素子と呼ばれる光変調素子が用いられる。液晶ディスプレイでは、マトリクス状に配置した画素に対してデータ線（ソース線）及びアドレス線（ゲート線）を用いて1フレームに1回表示データを書き込む。各画素は、1フレームの間表示データを保持（ホールド）続ける。すなわち液晶ディスプレイでは、1フレーム期間に比べ微少な時間で測定しても画面は常時表示されている。

【0004】 このようなホールド型画像表示装置では、動きのある映像の輪郭がボケるという現象が視覚的に発生する。「栗田泰市郎：ホールド型ディスプレイにおける動画表示の画質、信学技報、E1D99-10（1999-06）」では、その現象の発生原理の説明及び改善方法の提案がなされている。この報告書によれば、フレーム時間方向の表示期間を1フレームの半分以下にすることで、動画表示の品位を大幅に改善できることがわかる。

【0005】 このようにフレーム時間方向の表示期間を1フレームの半分以下にして液晶ディスプレイをインパルス型表示に近づけることによって上記問題を解決する画像表示装置として、特表平08-500915号公報に記載される画像表示装置（以下、単に従来装置と称す）が知られている。以下、この従来装置について説明する。

【0006】 図14に、従来装置の構成を示す。従来装置は、映像信号時間圧縮回路101と、PWM調光パルス発生回路102と、インバータ103と、バックライト104と、液晶（LCD）パネル105と、LCDコントローラ106と、ソースドライバ107と、ゲートドライバ108とを備える。なお、液晶パネル105、ソースドライバ107、ゲートドライバ108、LCDコントローラ106、バックライト104については一般的なTFT液晶ディスプレイに用いられるものであり、これらの詳しい説明は省略する。

【0007】 図15は、従来装置の動作タイミングを示す図である。以下、図15を適宜参照しながら、従来装置の動作について説明する。映像信号は、画面の上から下までを順次走査するタイミングで入力される。VGAと呼ばれる信号タイミングは、一般に、有効走査線480本、全走査線525本、垂直同期信号周波数60Hzである。VGAでは画面最上部のラインが入力されてから画面最下部のラインが入力されるまでの時間は $480/525/60[s] = 15.2[ms]$ である。この時間について、映像信号時間圧縮回路101を用いて時間圧縮する。

【0008】図16に、映像信号時間圧縮回路101の構成を示す。映像信号時間圧縮回路101は、デュアルポートRAM109と、書き込みアドレス制御回路110と、読み出しアドレス制御回路111と、同期信号制御回路112とを含む。デュアルポートRAM109は、書き込みのアドレス/データポートと読み出しのアドレス/データポートが分離されたランダムアクセスメモリであり、書き込みと読み出しを独立に行えるものである。入力映像信号は、デュアルポートRAM109の書き込みポートに入力され、書き込みアドレス制御回路110より出力される書き込みアドレスに従ってデュアルポートRAM109に書き込まれる。デュアルポートRAM109に書き込まれた映像信号データは、読み出しアドレス制御回路111より出力される読み出しアドレスに従ってデュアルポートRAM109より読み出され、出力される。同期信号制御回路112は、入力垂直同期信号と入力水平同期信号と入力クロックとを受けて、書き込みアドレス制御回路110および読み出しアドレス制御回路111を制御するとともに、入力に対して高い周波数に変換された出力水平同期信号および出力クロックを出力する。

【0009】図17を参照して、図16に示す映像信号時間圧縮回路101の動作について説明する。書き込みアドレス制御回路110が出力する書き込みアドレスは、入力クロックでカウントアップし、入力垂直同期信号すなわち垂直ブランキング期間にリセットする。デュアルポートRAM109への書き込みデータは入力映像信号であり、この入力映像信号の1フレーム分が、デュアルポートRAM109に記憶される。出力クロックは、入力クロックをPLLシンセサイザ等を用いて高い周波数に変換して生成される。読み出しアドレスは、出力クロックでカウントアップし、1フレーム分のデータを読み出し終えた時点でリセットされ、カウントが休止する。読み出しアドレスのカウントが再スタートされるタイミングは、書き込みアドレスのカウントのリセットタイミングに一致させる。以上の動作により、図17に示すように、入力された映像信号の各フレームが、入力よりも短い時間で出力される。

【0010】実際に画面最上部のラインが入力されてから画面最下部のラインが書き込まれるまでの時間をいくらに設定するかは、TFTのON抵抗や、ゲート線及びソース線の配線抵抗や、画素容量や、浮遊容量といった液晶画素への書き込み能力を勘案せねばならない。現在、製品として発表されている液晶パネルの内でも最もTFT書き込み時間が短いものは、UXGA解像度（水平1600画素×垂直1200画素）であり、有効ライン数より $1200/480=2.5$ となり、VGA解像度のパネルでは $1/2.5$ の書き込み時間の圧縮が可能となる。すなわち、画面最上部のラインが入力されてから画面最下部のラインが書き込まれるまでの時間を15.

2msから6msに圧縮することが可能である。

【0011】液晶パネル105では、TFT画素に書き込まれたデータにより液晶が駆動されるが、液晶の応答速度は有限であり一般に遅いことで知られている。ところで近年、OCB（Optically self-Compensated Birefringence mode）液晶などの高速応答液晶が注目を浴びている。このOCB液晶では、例えば中間調で約4ms（立ち下がり時間又は立ち上がり時間）の応答時間が得られている。

【0012】図15に示すように、画面最上部のラインから順に書き込まれた表示データにより、画面最上部のラインから順に液晶の応答が始まる。今、1フレーム分の書き込み時間を6ms、液晶の応答時間（立ち下がり時間又は立ち上がり時間）を4msであるとする、画面最上部のラインが書き込まれてから画面最下部のラインが応答しきるまでの時間は $6+4=10$ msとなる。

【0013】PWM調光パルス発生回路102は、垂直同期信号に同期した6.7msの幅の調光パルスを発生する。図18に、インバータ103より出力される、バックライト104の光源である冷陰極管を点灯させるランプ電流の波形を示す。インバータ103の発振周波数は、通常、50kHz程度に選ばれることが多い。インバータの発振を図18に示す波形の通り間欠発振させることは一般によく行われており、PWM調光と呼ばれている。このPWM調光では、発振を断続的にON/OFF制御する調光パルスの幅を変えることにより、ランプの明るさを制御する。PWM調光パルス発生回路102は、垂直同期信号に基づいて図15に示す調光パルスを生成する。この調光パルスにより制御されたインバータ103がバックライト104を駆動し、6.7msの期間だけバックライト104が発光する。これにより、1フレーム期間中の6.7ms期間だけ画像が表示されることとなる。

【0014】以上の動作により、従来装置は、ホールド型表示素子である液晶の欠点である、動きのある映像の輪郭がボケるという現象を克服している。

【0015】

【発明が解決しようとする課題】しかしながら、従来装置では、垂直同期信号に同期して60Hzでバックライトを点滅させるため、フリッカーが発生し、液晶ディスプレイの本来の長所、すなわちフリッカーが少なく、文字など細かい表示を注視した時の疲労感が少ないという特長を阻害するという問題がある。

【0016】また、従来装置では、画面の上部において動きボケの改善効果が減少し、動きのある映像の輪郭に色が付くという問題がある。以下、この動きボケの改善効果減少及び色つきの原因について説明する。

【0017】バックライト104に用いられる冷陰極蛍光ランプの蛍光体は、一般に、赤蛍光体はYOX、緑蛍

光体はLAP、青蛍光体はBAM（又はSCA）が用いられる。図19に、各蛍光体の残光応答特性の一例を示す。図に示すように、緑蛍光体（LAP）の残光時間が一番長く、約6.5msである。図15に示す調光パルス幅は、前述した現在の液晶書き込み能力および液晶の応答時間の制限を考慮すると、6.7ms程度しか取れない。これに対して現在の一般的な蛍光ランプの残光時間は約6.5msである。そのため、図15のAに示す約6.5msの時間ではバックライトが残光し、画面上部では次のフレームの映像信号が書き込まれる。そのため、動きのあるシーンでは、画面の上部で2つのフレームが重なったように見えたり、輪郭のボケが改善されなかったりする。さらに、緑蛍光体に対して青蛍光体（BAM）及び赤蛍光体（YOX）の残光時間は、それぞれ約0.1ms及び約1.5msと短いため、上述の画面上部での2つのフレームの重なりや輪郭のボケは、緑色に対してのみ発生し、輪郭に緑色ないしはマゼンタ色が着色する。なお、青蛍光体（SCA）の残光時間は青蛍光体（BAM）とほぼ同じである。

【0018】それ故に、本発明の目的は、動画での動きボケを改善しつつ、フリッカの問題を改善できる画像表示装置を提供することである。また本発明の他の目的は、動画での動きボケを改善しつつ、画面の一部で発生する動きボケや輪郭の着色を最小限に抑えることができる画像表示装置を提供することである。

【0019】

【課題を解決するための手段および発明の効果】第1の発明は、光源からの光を電気信号に基づいて画素毎に変調する受動型光変調素子を時間軸方向に圧縮した映像信号に基づいて駆動することによって画像を表示する画像表示装置であって、映像信号に基づいて表示画像の動きの量を検出する動き検出手段と、動き検出手段の検出結果に応じて周期、位相またはパルス幅の異なる調光パルスを発生する調光パルス発生手段と、調光パルス発生手段によって発生された調光パルスに応じて光源を断続的に駆動することにより動きの量に応じた最適なタイミングで光源を発光させる光源駆動手段とを備える。

【0020】上記のように、第1の発明によれば、表示画像の動きに応じて光源の発光タイミングを変えることにより、動画像における画像の輪郭ボケを低減するとともに、より高品位の画像表示を行うことが可能となる。

【0021】第2の発明は、第1の発明において、動き検出手段において検出された動きの量を所定の量と比較する比較手段をさらに備え、調光パルス発生手段は、比較手段における比較結果に応じて、動きの量が所定の量よりも大きいときには、垂直同期信号に同期しかつ垂直同期信号と同一の周波数の第1の調光パルスを出力し、動きの量が所定の量よりも小さいときには、第1の調光パルスよりも高い周波数の第2の調光パルスを出力することを特徴とする。

【0022】上記のように、第2の発明によれば、表示画像の動きの量が大きい場合における画像のボケの問題を改善するとともに、表示画像の動きの量が小さいときの光源の発光周期を動きの量が大きい場合に比べて大きくすることにより、動きの量が小さいときのフリッカーを軽減することができる。

【0023】第3の発明は、第2の発明において、第1の調光パルスおよび第2の調光パルスのパルスデューティが等しいことを特徴とする。

【0024】上記のように、第3の発明によれば、調光パルスの周波数の変化に伴う輝度の変化を防止することができる。

【0025】第4の発明は、第2の発明において、第2の調光パルスの周波数が、フリッカーが発生しない程度に高い周波数であることを特徴とする。

【0026】上記のように、第4の発明によれば、動きの量が小さいときのフリッカーの発生を防止することができる。

【0027】第5の発明は、第2の発明において、調光パルス発生手段は、垂直同期信号に同期しかつ垂直同期信号と同一の周波数のパルスを出力する第1のパルス発生手段と、第1のパルス発生手段の出力パルスよりも高い周波数のパルスを発生する第2のパルス発生手段と、比較手段における比較結果に基づいて第1のパルス発生手段の出力パルス及び第2のパルス発生手段の出力パルスを選択して出力するセレクタ手段とを含む。

【0028】上記のように、第5の発明によれば、2つのパルス発生手段からの出力を比較結果に応じて選択して出力することにより、動きの量に応じて周波数の異なる2つの調光パルスを容易に発生させることができる。

【0029】第6の発明は、第1の発明において、動き検出手段は、光変調素子における全表示領域の内の複数の所定領域毎にそれぞれ動きの量を検出し、動き検出手段において検出された複数の所定領域毎の動きの量を比較する比較手段をさらに備え、調光パルス発生手段は、比較手段における比較結果に応じて異なる同期位相の調光パルスを発生することを特徴とする。

【0030】上記のように、第6の発明によれば、画面の領域毎の動きの量に基づいて光源の発光タイミングを制御することにより、表示画面の画質を全体として最適に向上させることができる。

【0031】第7の発明は、第6の発明において、複数の所定領域は、少なくとも、映像信号に基づくデータが1フレーム内において比較的早いタイミングで書き込まれる第1の所定領域及び映像信号に基づくデータが1フレーム内において比較的遅いタイミングで書き込まれる第2の所定領域を含み、調光パルス発生手段は、動き検出手段において検出された第1の所定領域における動き量が第2の領域における動き量よりも大きいときには、光源を比較的早いタイミングで発光させるような同期位

相の第1の調光パルスが発生し、一方、動き検出手段において検出された第1の所定領域における動き量が第2の所定領域における動き量よりも小さいときには、光源を比較的遅いタイミングで発光させるような同期位相の第2の調光パルスが発生することを特徴とする。

【0032】上記のように、第7の発明によれば、早いタイミングでデータが書き込まれる領域および遅いタイミングでデータが書き込まれる領域のいずれの領域における動きの量の大小を判断し、動きの量が比較的大きい方の領域において、動画像の輪郭のボケまたは着色の影響が比較的少なくなるように調光パルスの同期位相を変更することにより、表示画面の画質を全体として最適に向上させることができる。

【0033】第8の発明は、第7の発明において、調光パルス発生手段は、比較手段における比較結果に応じて垂直同期信号を所定時間遅延させるカウント手段と、カウント手段において遅延された垂直同期信号に基づいてパルスを出力するパルス出力手段とを含む。

【0034】上記のように、第8の発明によれば、垂直同期信号の遅延時間を制御することにより、容易に調光パルスの同期位相を制御することができる。

【0035】第9の発明は、第7の発明において、調光パルス発生手段は、比較手段における比較結果の変化に伴って出力パルスを変更する際、第1の調光パルスの同期位相と第2の調光パルスの同期位相との間の同期位相の調光パルスを出力することにより、出力パルスの同期位相を段階的に順次シフトさせることを特徴とする。

【0036】上記のように、第9の発明によれば、調光パルスの同期位相を変化させる際に段階的にシフトさせることにより、調光パルスの同期位相を急激に変化させることによって生じる輝度の瞬間的な変化を防止することができる。

【0037】第10の発明は、第9の発明において、調光パルス発生手段は、比較手段における比較結果に基づいて3以上の値をとり得る動き位置データを出力するフレーム巡回型低域通過フィルタ手段と、フレーム巡回型低域通過フィルタ手段より出力された動き位置データに基づいて垂直同期信号を所定の時間遅延させるカウント手段と、カウント手段において遅延された垂直同期信号に基づいてパルスを出力するパルス出力手段とを含む。

【0038】上記のように、第10の発明によれば、フレーム巡回型低域通過フィルタ手段を用いることにより、比較結果に基づいて調光パルスを容易に3以上の階調で段階的にシフトさせることが可能となる。

【0039】第11の発明は、第1の発明において、動き検出手段において検出された動きの量に基づいて、調光パルスのパルス幅を決定するパルス幅決定手段をさらに備え、調光パルス発生手段は、パルス幅決定手段において決定されたパルス幅の調光パルスを発生することを特徴とする。

【0040】上記のように、第11の発明によれば、動きの量に応じて光源の点灯時間の長短を変化させることにより、動画像の輪郭ボケを改善と光源からの光の光量のバランスを動きの量に応じて最適に制御することができる。

【0041】第12の発明は、第11の発明において、パルス幅決定手段が決定するパルス幅は、動き検出手段において検出される動きの量が大きいほど小さくなり、逆に、動きの量が小さいほど大きくなることを特徴とする。

【0042】上記のように、第12の発明によれば、動きの量が大きい場合には、調光パルスのパルス幅が小さくすることにより動画像の輪郭ボケおよび着色の問題を改善し、動きの量が小さい場合には、調光パルス幅を大きくすることにより光源から十分な光を得ることができる。

【0043】第13の発明は、第11の発明において、動き検出手段において検出された動きの量に基づいて、映像信号の利得を決定する利得決定手段と、利得決定手段において決定された利得に従って映像信号の利得を制御する利得制御手段とをさらに備える。

【0044】上記のように、第13の発明によれば、調光パルスのパルス幅の変更に伴う輝度の変化を、映像信号の補正によって補償することができる。

【0045】第14の発明は、第13の発明において、利得決定手段が決定する利得は、パルス幅決定手段が決定するパルス幅が小さいほど大きくなり、逆に、パルス幅が大きいほど小さくなることを特徴とする。

【0046】上記のように、第14の発明によれば、調光パルスのパルス幅を小さくするほど、映像信号の利得を大きくし、逆に調光パルスの幅を大きくするほど、映像信号の利得を小さくすることにより、輝度の変化を抑えることが可能となる。

【0047】第15の発明は、第13の発明において、パルス幅決定手段及び利得決定手段が、ROMテーブルであることを特徴とする。

【0048】上記のように、第15の発明によれば、ROMテーブルによって、動き量に応じた最適なパルス幅および利得を容易に決定することが可能である。

【0049】第16の発明は、第1～15のいずれかの発明において、動き検出手段は、連続する2フレーム間のデータ差に基づいて動きの量を検出することを特徴とする。

【0050】上記のように、第16の発明によれば、連続する2フレーム間のデータ差分に基づいて、映像信号から表示画像の動きの量を容易に検出することができる。

【0051】第17の発明は、第16の発明において、動き検出手段は、映像信号を1フレーム遅延するフレームメモリ手段と、映像信号及びフレームメモリ手段にお

いて遅延された映像信号の一方のデータから他方のデータを減算する減算手段と、減算手段における減算結果の絶対値を算出する絶対値手段と、絶対値手段の出力を1フレーム分積算する積算手段とを含む。

【0052】上記のように、第17の発明によれば、フレームメモリで1フレーム遅延させた映像信号と入力映像信号との各画素毎の差分を求めて積算することにより、映像信号から表示画像の動きの量を容易に検出することができる。

【0053】第18の発明は、第1～15のいずれかの発明において、光源が蛍光ランプであることを特徴とする。

【0054】上記のように、第18の発明によれば、光源に蛍光ランプを用いることにより安価な装置が実現できるとともに、蛍光ランプの残光応答特性に基づく動画表示時の画質劣化の問題を改善して、より高品質の画像表示が可能となる。

【0055】第19の発明は、第1～15のいずれかの発明において、受動型光変調素子が液晶ディスプレイであることを特徴とする。

【0056】上記のように、第19の発明によれば、受動型光変調素子に液晶ディスプレイを用いることにより安価な装置が実現できるとともに、動画像における画像の輪郭ボケを低減し、より高品位の画像表示を行うことが可能となる。

【0057】第20の発明は、第1～15のいずれかの発明において、受動型光変調素子がDMD（デジタル・マイクロミラー・デバイス）ディスプレイであることを特徴とする。

【0058】上記のように、第20の発明によれば、受動型光変調素子にDMDディスプレイを用いることにより高品位な画像表示装置が実現できるとともに、動画像における画像の輪郭ボケを低減し、さらに高品位の画像表示を行うことが可能となる。

【0059】第21の発明は、光源からの光を電気信号に基づいて画素毎に変調する受動型光変調素子を時間軸方向に圧縮した映像信号に基づいて駆動することによって画像を表示する画像表示方法であって、映像信号に基づいて表示画像の動きの量を検出する動き検出ステップと、動き検出ステップの検出結果に応じて周期、位相またはパルス幅の異なる調光パルスが発生する調光パルス発生ステップと、調光パルス発生ステップにおいて発生された調光パルスに応じて光源を断続的に駆動することにより動きの量に応じた最適なタイミングで光源を発光させる光源駆動ステップとを備える。

【0060】上記のように、第21の発明によれば、表示画像の動きに応じて光源の発光タイミングを変えることにより、動画像における画像の輪郭ボケを低減するとともに、より高品位の画像表示を行うことが可能となる。

【0061】第22の発明は、第21の発明において、調光パルス発生ステップは、動き検出ステップにおいて検出した動きの量が所定の量よりも大きいときには、垂直同期信号に同期しかつ垂直同期信号と同一の周波数の第1の調光パルスを出力し、動きの量が所定の量よりも小さいときには、第1の調光パルスよりも高い周波数の第2の調光パルスを出力することを特徴とする。

【0062】上記のように、第22の発明によれば、表示画像の動きの量が大きい場合における画像のボケの問題を改善するとともに、表示画像の動きの量が少ないときの光源の発光周期を動きの量が大きい場合に比べて大きくすることにより、動きの量が小さいときのフリッカーを軽減することができる。

【0063】第23の発明は、第22の発明において、第1の調光パルスおよび第2の調光パルスのパルス密度が等しいことを特徴とする。

【0064】上記のように、第23の発明によれば、調光パルスの周波数の変化に伴う輝度の変化を防止することができる。

【0065】第24の発明は、第22の発明において、第2の調光パルスの周波数が、フリッカーが発生しない程度に高い周波数であることを特徴とする。

【0066】上記のように、第24の発明によれば、動きの量が小さいときのフリッカーの発生を防止することができる。

【0067】第25の発明は、第21の発明において、動き検出ステップは、光変調素子における全表示領域内の複数の所定領域毎にそれぞれ動きの量を検出し、調光パルス発生ステップは、動き検出ステップにおいて検出された動きの量に基づいて異なる同期位相の調光パルスが発生することを特徴とする。

【0068】上記のように、第25の発明によれば、画面の領域毎の動きの量に基づいて光源の発光タイミングを制御することにより、表示画面の画質を全体として最適に向上させることができる。

【0069】第26の発明は、第25の発明において、複数の所定領域は、少なくとも、映像信号に基づくデータが1フレーム内において比較的早いタイミングで書き込まれる第1の所定領域及び映像信号に基づくデータが1フレーム内において比較的遅いタイミングで書き込まれる第2の所定領域を含み、調光パルス発生ステップは、動き検出ステップにおいて検出された第1の所定領域における動き量が第2の領域における動き量よりも大きいときには、光源を比較的早いタイミングで発光させるような同期位相の第1の調光パルスが発生し、一方、動き検出ステップにおいて検出された第1の所定領域における動き量が第2の所定領域における動き量よりも小さいときには、光源を比較的遅いタイミングで発光させるような同期位相の第2の調光パルスが発生することを特徴とする。

【0070】上記のように、第26の発明によれば、早いタイミングでデータが書き込まれる領域および遅いタイミングでデータが書き込まれる領域のいずれの領域における動きの量の大小を判断し、動きの量が比較的大きい方の領域において、動画像の輪郭のボケまたは着色の影響が比較的少なくなるように調光パルスの同期位相を変更することにより、表示画面の画質を全体として最適に向上させることができる。

【0071】第27の発明は、第26の発明において、調光パルス発生ステップは、比較ステップにおける比較結果に応じて垂直同期信号を所定時間遅延させるカウントステップと、カウントステップにおいて遅延された垂直同期信号に基づいてパルスを出力するパルス出力ステップとを含む。

【0072】上記のように、第27の発明によれば、垂直同期信号の遅延時間を制御することにより、容易に調光パルスの同期位相を制御することができる。

【0073】第28の発明は、第26の発明において、調光パルス発生ステップは、動き検出ステップにおいて検出された複数の所定領域毎の動きの量の変化に伴って出力パルスを変更する際、第1の調光パルスの同期位相と第2の調光パルスの同期位相との間の同期位相の調光パルスを出力することにより、出力パルスの同期位相を段階的に順次シフトさせることを特徴とする。

【0074】上記のように、第28の発明によれば、調光パルスの同期位相を変化させる際に段階的にシフトさせることにより、調光パルスの同期位相を急激に変化させることによって生じる輝度の瞬間的な変化を防止することができる。

【0075】第29の発明は、第21の発明において、動き検出ステップにおいて検出された動きの量に基づいて、調光パルスのパルス幅を決定するパルス幅決定ステップをさらに備え、調光パルス発生ステップは、パルス幅決定ステップにおいて決定されたパルス幅の調光パルスを発生することを特徴とする。

【0076】上記のように、第29の発明によれば、動きの量に応じて光源の点灯時間の長短を変化させることにより、動画像の輪郭ボケを改善と光源からの光の光量のバランスを動きの量に応じて最適に制御することができる。

【0077】第30の発明は、第29の発明において、パルス幅決定ステップが決定するパルス幅は、動き検出ステップにおいて検出された動きの量が大きいほど小さくなり、逆に、動きの量が小さいほど大きくなることを特徴とする。

【0078】上記のように、第30の発明によれば、動きの量が大きい場合には、調光パルスのパルス幅が小さくすることにより動画像の輪郭ボケおよび着色の問題を改善し、動きの量が小さい場合には、調光パルス幅を大きくすることにより光源から十分な光を得ることができ

る。

【0079】第31の発明は、第29の発明において、動き検出ステップにおいて検出された動きの量に基づいて、映像信号の利得を決定する利得決定ステップと、利得決定ステップにおいて決定された利得に従って映像信号の利得を制御する利得制御ステップとをさらに備える。

【0080】上記のように、第31の発明によれば、調光パルスのパルス幅の変更に伴う輝度の変化を、映像信号の補正によって補償することができる。

【0081】第32の発明は、第31の発明において、利得決定ステップが決定する利得は、パルス幅決定ステップが決定するパルス幅が小さいほど大きくなり、逆に、パルス幅が大きいほど小さくなることを特徴とする。

【0082】上記のように、第32の発明によれば、調光パルスのパルス幅を小さくするほど、映像信号の利得を大きくし、逆に調光パルスの幅を大きくするほど、映像信号の利得を小さくすることにより、輝度の変化を抑えることが可能となる。

【0083】第33の発明は、第21～32のいずれかの発明において、動き検出ステップは、連続する2フレーム間のデータ差に基づいて動きの量を検出することを特徴とする。

【0084】上記のように、第33の発明によれば、連続する2フレーム間のデータ差分に基づいて、映像信号から表示画像の動きの量を容易に検出することができる。

【0085】第34の発明は、第21～32のいずれかの発明において、光源が蛍光灯であることを特徴とする。

【0086】上記のように、第34の発明によれば、光源に蛍光灯を用いることにより安価な装置が実現できるとともに、蛍光灯の残光応答特性に基づく動画像表示時の画質劣化の問題を改善して、より高品質の画像表示が可能となる。

【0087】第35の発明は、第21～32のいずれかの発明において、受動型光変調素子が液晶ディスプレイであることを特徴とする。

【0088】上記のように、第35の発明によれば、受動型光変調素子に液晶ディスプレイを用いることにより安価な装置が実現できるとともに、動画像における画像の輪郭ボケを低減し、より高品位の画像表示を行うことが可能となる。

【0089】第36の発明は、第21～32の発明において、受動型光変調素子がDMD（デジタル・マイクロミラー・デバイス）ディスプレイであることを特徴とする。

【0090】上記のように、第36の発明によれば、受動型光変調素子にDMDディスプレイを用いることによ

り高品位な画像表示装置が実現できるとともに、動画像における画像の輪郭ボケを低減し、さらに高品位の画像表示を行うことが可能となる。

【0091】

【発明の実施の形態】以下、図面を参照して、本発明の種々の実施形態について説明する。

（第1の実施形態）図1に、本発明の第1の実施形態に係る画像表示装置の構成を示す。画像表示装置は、映像信号時間圧縮回路101と、動き検出回路2と、PWM調光パルス発生回路4と、インバータ103と、バックライト104と、液晶パネル105と、LCDコントローラ106と、ソースドライバ107と、ゲートドライバ108とを備える。なお、図1において、図14に示す従来装置と同一の構成には同一の参照符号を付し、それらの詳しい説明を省略する。

【0092】図2に、動き検出回路2の構成を示す。動き検出回路2には映像信号及び同期信号が供給される。動き検出回路2は、映像信号を1フレーム分遅延させるフレームメモリ6と、映像信号及びフレームメモリ6の出力に基づいて1フレーム差分を演算する減算回路8と、減算回路8の出力の絶対値を求める絶対値回路（ABS）10と、絶対値回路10の出力を垂直同期信号に基づいて1フレーム分積算する積算回路12と、積算回路12の出力である表示画像の動きの量のある一定のしきい値と比較し、その比較結果を動き検出信号として出力する比較回路14とを含む。

【0093】動き検出回路2では、各画素における連続する2フレーム間の差分に基づいて動きの量を算出する。具体的には、減算回路8において、各画素について1つ前のフレームの同じ位置の画素との差分を出力し、絶対値回路10において差分の絶対値を出力する。これにより、フレーム間の相関の度合いが各画素について求まる。積算回路12は、この画素毎の相関を1フレーム分積算することで、全画面についての平均としてフレーム間相関の度合いを求める。この積算回路12からの出力が所定のしきい値に比べて大きい小さいかによって、表示画像が動きの多い画像（以下、単に動画と称す）であるか、動きの少ない画像（以下、単に静止画と称す）であるかを判断し、その結果を動き検出信号として、例えば動画の場合は“0”、静止画の場合は“1”を出力する。

【0094】図3に、PWM調光パルス発生回路4の構成を示す。PWM調光パルス発生回路4には動き検出回路2からの動き検出信号及び垂直同期信号が供給される。PWM調光パルス発生回路4は、垂直同期信号に同期した240HzのPWM調光パルスを発生する240Hz PWMパルス発生回路16と、垂直同期信号に同期した60HzのPWM調光パルスを発生する60Hz PWMパルス発生回路18と、動き検出回路2による動き検出結果に基づいて240Hz PWMパルス発生回路1

6及び60Hz PWMパルス発生回路18の出力を切り替えて調光パルスとして出力するセレクト回路20とを含む。

【0095】PWM調光パルス発生回路4では、動き検出回路2の動き検出結果に基づいて所定の周期の調光パルスを発生する。動き検出回路2において、表示画像が動画であると判断されたときは、セレクト回路20によって60Hz PWMパルス発生回路18からの調光パルスが選択されて出力される。一方、動き検出回路2において、表示画像が静止画であると判断されたときは、セレクト回路20によって240Hz PWMパルス発生回路16からの調光パルスが選択されて出力される。これら出力される調光パルスは、それぞれ図4に示す波形を有する。なお、60Hz PWMパルス発生回路18のパルス幅及びパルス位相は、図15に示す従来装置のものと同一である。

【0096】240HzのPWM調光によれば、人間の目にはフリッカーと知覚されない。したがって、静止画の表示時にはフリッカーが発生しない。

【0097】240Hz PWMパルス発生回路16及び60Hz PWMパルス発生回路18のPWMパルスデューティは共に39%である。なお、240Hz PWMパルス発生回路16及び60Hz PWMパルス発生回路18のPWMパルスデューティを必ずしも同一にする必要はないが、同一にすることにより、動画と静止画の切り替わり時に画面輝度が変わることがないため好ましい。ただし、インバータや冷陰極管の特性により同一の明るさになるそれぞれのPWMパルスデューティが若干異なる場合もある。

【0098】なお、本実施形態では、静止画表示時の調光パルスを240Hzとしたが、これに限らず、フリッカーが目立たない程度に高い周波数であればよいことは言うまでもない。

【0099】以上のように、第1の実施形態によれば、動画の表示時において動きボケを改善することができるとともに、静止画の表示時にはフリッカーを低減できる。

【0100】（第2の実施形態）図5に、本発明の第2の実施形態に係る画像表示装置の構成を示す。画像表示装置は、映像信号時間圧縮回路101と、動き検出回路22と、PWM調光パルス発生回路24と、インバータ103と、バックライト104と、液晶パネル105と、LCDコントローラ106と、ソースドライバ107と、ゲートドライバ108とを備える。なお、図5において、図14に示す従来装置の構成と同一の構成には同一の参照符号を付し、それらの詳しい説明を省略する。

【0101】図6に、動き検出回路22の構成を示す。動き検出回路22には映像信号及び同期信号が供給される。動き検出回路22は、フレームメモリ6と、減算回路

路8と、絶対値回路10と、同期信号に基づいてイネーブルパルスENABLE__a、ENABLE__bを出力するカウンタデコーダ30と、絶対値回路10の出力を1フレーム毎にイネーブルパルスENABLE__aが真である期間のみ積算する積算回路26と、絶対値回路10の出力を1フレーム毎にイネーブルパルスENABLE__bが真である期間のみ積算する積算回路28と、積算回路26及び積算回路28の出力を比較して動き検出信号として出力する比較回路14とを含む。なお、図6において、図2に示す構成と同一の構成には同一の参照符号を付し、説明を省略する。

【0102】図7を参照して、カウンタデコーダ30の動作について説明する。イネーブルパルスENABLE__a、ENABLE__bは、カウンタデコーダ30において垂直同期信号と水平同期信号に基づいて作成される。ENABLE__aは画面上部、ENABLE__bは画面下部の領域に対応するパルスである。これにより、積算回路26は画面上部の映像信号に基づいて動きの量を検出し、積算回路31は画面下部の映像信号に基づいて動きの量を検出する。比較回路14は、積算回路26及び積算回路28の出力に基づいて、画面上部における動きの量と画面下部における動きの量とを大小比較し、その結果を動き検出信号として出力する。

【0103】図8に、PWM調光パルス発生回路24の構成を示す。PWM調光パルス発生回路24には動き検出回路22からの動き検出信号及び同期信号が供給される。PWM調光パルス発生回路24は、動き検出信号に基づいて動き位置データを出力するフレーム巡回型低域通過フィルタ32と、垂直同期信号を動き位置データに基づく所定の時間だけ遅延させたパルスを入力するカウンタ34と、カウンタ34の出力パルスをトリガとして垂直同期信号に同期した調光パルスを入力する60Hz PWMパルス発生回路18とを含む。図8において、図3と同一の構成には同一の参照符号を付し、詳しい説明を省略する。

【0104】PWM調光パルス発生回路24は、動き検出信号に基づいて、バックライト104の点灯タイミングを制御する。具体的には、図9に示すように、画面上部の動きが少ない場合には、図15に示す従来装置と同様のタイミングでバックライト104を点灯させ、一方、画面下部の動きが少ない場合には、画面上部の動きが少ない場合に比べてより早いタイミングでバックライト104を点灯させる。このようなバックライト104の点灯タイミングの制御は、動き検出信号に基づいて垂直同期信号をカウンタ34によって所定の時間遅延させることによりなされる。

【0105】図9に示すように画面上部の動きが少ない場合は、カウンタ35における遅延は約7msとなり、バックライトの残光応答が、画面の上部の液晶パネルへの書き込み及び液晶の応答と重なる。しかしながら、画

面上部では動きが少ないため、輪郭のボケや着色といった不具合が少ない。一方、画面下部の動きが少ない場合は、カウンタ35における遅延は約0msとなり、バックライトの残光応答が、画面の下部の液晶の応答と重なる。しかしながら、画面下部では動きが少ないため、輪郭のボケや着色といった不具合が少ない。

【0106】なお、本実施形態では、必須ではないが、カウンタ34による遅延量は、1bitの動き検出信号に基づいてフレーム巡回型低域通過フィルタ32から出力される8bitの動き位置データに対応して、256の階調で段階的に制御される。つまり、例えば水平同期信号周波数が31.5kHzの場合、垂直同期信号の遅延量は、0msから8msまでの範囲を32μsのステップで段階的に制御される。動き位置データは、動き検出信号の値に応じて1フレーム毎に1つつ増加または減少する。調光パルスの位相が急激に変化すると調光パルスが瞬間的に密または疎になる部分が生じ、これが輝度の瞬間的な変化として知覚されるという不具合が生じる。よって、この不具合を生じさせないためには、本実施形態のように調光パルスの位相を徐々に変化させるのが好ましい。

【0107】なお、本実施形態では、画面上部から画面下部に向かって走査する場合について説明したが、それ以外の走査の場合、例えば画面下部から画面上部に向かって走査する場合にも容易に適用できることはいうまでもない。

【0108】以上のように、本実施形態によれば、表示画面中の動きの少ない部分にバックライトの応答が対応するようにバックライト点灯タイミングを適宜変化させることにより、動きのある輪郭のボケや着色といった不具合の発生を抑えることができる。

【0109】なお、本実施の形態では、画面の上部及び下部の2つの領域についてのみ動き検出を行ったが、これに限らず、領域の分割数を増やして検出の精度を上げてよい。さらには、画面中央部も検出する共にカウンタ34による遅延時間の制御範囲を増やして、画面中央部の動きが少ない場合に対応するようにしてもよい。

【0110】（実施の形態3）図10に、本発明の第3の実施形態に係る画像表示装置の構成を示す。画像表示装置は、映像信号利得制御データに基づいて映像信号の利得を制御する利得制御回路36と、映像信号時間圧縮回路101と、映像信号に基づいて映像信号利得制御データ及び調光パルス幅制御データを出力する動き検出回路38と、調光パルス幅制御データに基づいて兆候パルスを入力するPWM調光パルス発生回路40と、インバータ103と、バックライト104と、液晶パネル105と、LCDコントローラ106と、ソースドライバ107と、ゲートドライバ108とを備える。なお、図10において、図14に示す従来装置の構成と同一の構成には同一の参照符号を付し、それらの詳しい説明を省略

する。

【0111】図11に、動き検出回路38の構成を示す。動き検出回路38には映像信号及び同期信号が供給される。動き検出回路38は、フレームメモリ6と、減算回路8と、絶対値回路10と、積算回路12と、積算回路12の出力に基づいて映像信号利得制御データ及び調光パルス幅制御データを出力するROMテーブル42を含む。なお、図11において、図2に示す構成と同一の構成には同一の参照符号を付し、詳しい説明を省略する。

【0112】図12を参照して、ROMテーブル42の入出力特性について説明する。ROMテーブル42には、積算回路12の出力が入力データとして入力される。前述したように、積算回路12の出力は、画像の動きの多さを示している。ROMテーブル42は、この入力データの値に応じて、映像信号利得制御データ及び調光パルス幅制御データを出力データとしてそれぞれ出力する。入力データとそれら出力データとの関係は、図12に示す関係となる。すなわち、入力データの値が大きくなる、すなわち動きが多くなるにつれて、調光パルス幅制御データは小さくなり、映像信号利得制御データは大きくなる。

【0113】PWM調光パルス発生回路40は調光パルス幅制御データに基づいて、バックライト104の点灯を制御する。具体的には、図13に示すように、表示画像の動きが多くなるほど、残光期間も含めたバックライトの点灯期間と画面の応答期間との重なりが小さくなるようにバックライト104を点灯させる。これにより、動きの多い画像を表示する際の輪郭のボケや着色が改善される。

【0114】なお、調光パルス幅を小さく、つまりバックライト104の点灯期間を短くすれば輝度が低下し、十分な明るさが得られないことになる。そこで、本実施形態では、輝度の低下を補償するために、調光パルス幅が小さくなるにつれて映像信号利得制御データを大きくし、映像信号の輝度レベルを上げるように補正を行う。この時、映像信号の白ピーク部分で信号飽和による画質劣化が発生する場合がある。また、実際に使用されている液晶パネルにはガンマ特性があり、通常 $\gamma=2$ 程度であるため、バックライト輝度の低下分に対する映像信号利得の補正を、すべての階調において正確に行うことはできない。しかしながら、これらの影響は、動きの大きい画面では視覚的に目立ちにくい大きな問題とはならない。

【0115】なお、図13に示すように、表示画像の動きが少ない時には、バックライトの残光応答と画面の上部及び下部の液晶パネル書き込み／液晶応答との重なりは大きくなる。しかしながら、表示画像の動きが少ないため、輪郭のボケや着色は生じない。なお、調光パルス幅が広いときは、輝度の低下がないため映像信号利得制

御データは標準の値となり、映像信号の白ピーク部分で信号飽和による画質劣化が発生することはない。

【0116】以上のように、第3の実施形態によれば、表示画像の動きが多くなるほど、残光期間も含めたバックライトの点灯期間と画面の応答期間との重なりが小さくなるようにバックライトを点灯させることにより、動きのある輪郭のボケや着色といった不具合の発生を抑えることができる。

【0117】なお、以上の説明では、表示素子として、液晶ディスプレイを用いる場合について説明したが、これに限らず、受動型光変調素子（ライトバルブ型素子）、すなわち光源からの光を制御することにより画像表示する素子一般に対して有効に適用することが出来る。液晶ディスプレイ以外の受光型光変調素子としては、例えばDMD（デジタル・マイクロミラー・デバイス）ディスプレイがあるが、このDMDディスプレイを用いれば、より高品位な画像表示装置を実現することができる。

【0118】なお、以上の説明では、蛍光ランプの蛍光体として一般的な蛍光体を使用する場合について説明したが、短残光の蛍光体を使用すれば、一般的な蛍光体を使用する場合に比べて、動く輪郭がボケて着色するという問題は改善される。しかしながら、短残光の蛍光体を使用する場合であっても、フリッカーが生じるという問題が発生し、また、画素への書き込み時間と液晶の応答時間とバックライトの点灯時間の総和が垂直周期時間よりも大きい場合には、画面の上部または下部において、動きのある輪郭がボケて着色するという問題が発生する。したがって、上述の第1～第3の実施形態は、短残光の蛍光体を使用する場合であっても有効である。

【図面の簡単な説明】

【図1】本発明の第1の実施形態に係る画像表示装置の構成を示すブロック図である。

【図2】動き検出回路2の構成を示すブロック図である。

【図3】PWM調光パルス発生回路4の構成を示すブロック図である。

【図4】第1の実施形態の動作タイミングを示す図である。

【図5】本発明の第2の実施形態に係る画像表示装置の構成を示すブロック図である。

【図6】動き検出回路22の構成を示すブロック図である。

【図7】カウンタデコーダ30の動作タイミングを示す図である。

【図8】PWM調光パルス発生回路24の構成を示すブロック図である。

【図9】第2の実施形態の動作タイミングを示す図である。

【図10】本発明の第3の実施形態に係る画像表示装置

の構成を示すブロック図である。

【図11】動き検出回路38の構成を示すブロック図である。

【図12】ROMテーブル42の入出力特性を示す図である。

【図13】第3の実施形態の動作タイミングを示す図である。

【図14】従来の画像表示装置の構成を示すブロック図である。

【図15】従来の画像表示装置の動作タイミングを示す図である。

【図16】映像信号時間圧縮回路101の構成を示すブロック図である。

【図17】映像信号時間圧縮回路101の動作タイミングを示す図である。

【図18】インバータ103の発振波形を示す図である。

【図19】蛍光体の残光応答特性を示す図である。

【符号の説明】

2 動き検出回路

4 PWM調光パルス発生回路

6 フレームメモリ

8 減算回路

10 絶対値回路

12 積算回路

14 比較回路

16 240Hz PWMパルス発生回路

18 60Hz PWMパルス発生回路

20 セレクタ

22 動き検出回路

24 PWM調光パルス発生回路

26 積算回路

28 積算回路

30 カウンタデコーダ

32 フレーム巡回型LPF

34 カウンタ

36 利得制御回路

38 動き検出回路

40 PWM調光パルス発生回路

42 ROMテーブル

101 映像信号時間圧縮回路

103 インバータ

104 バックライト

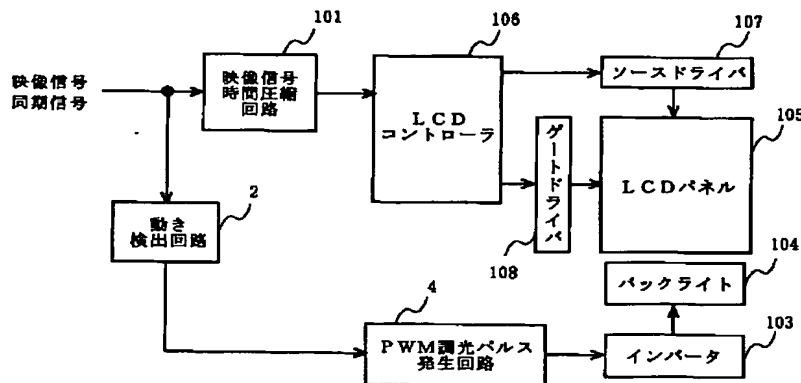
105 LCDパネル

106 LCDコントローラ

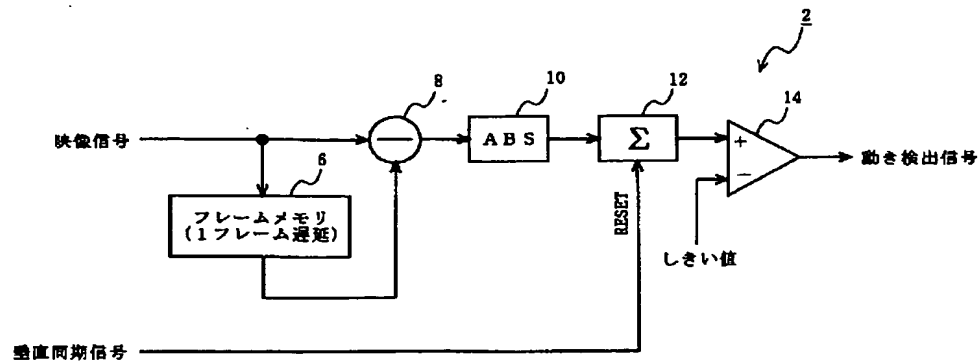
107 ソースドライバ

108 ゲートドライバ

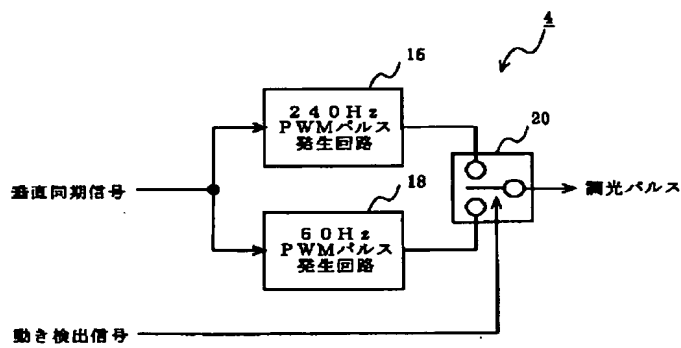
【図1】



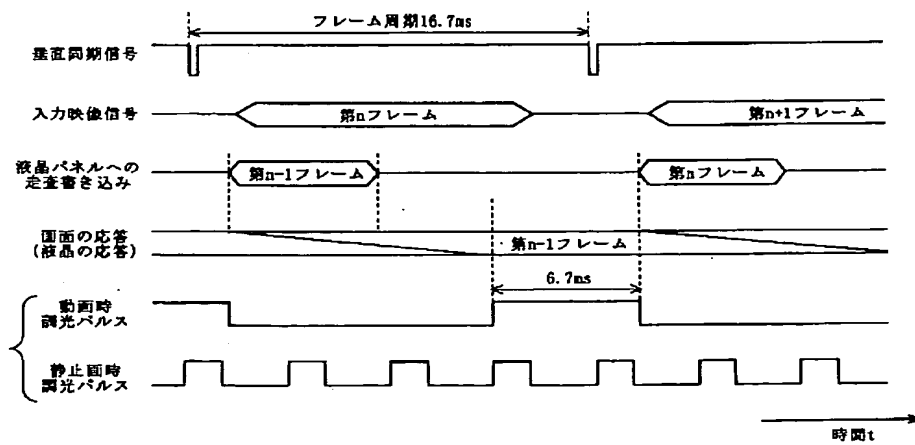
【図2】



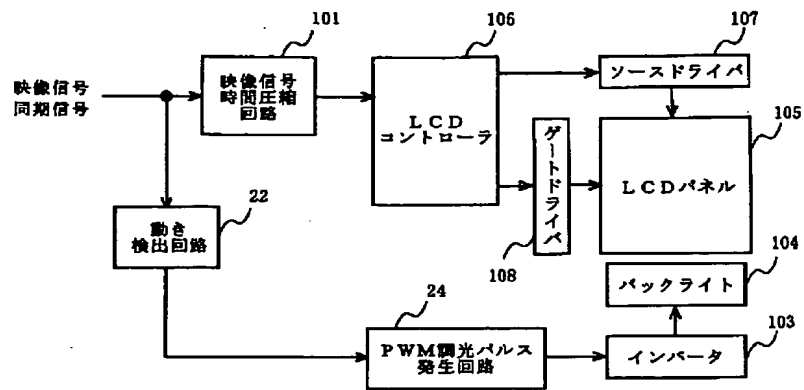
【図3】



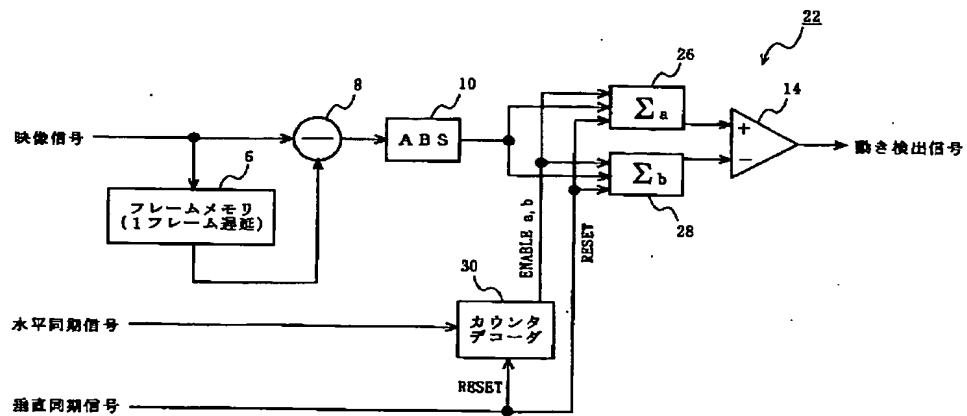
【図4】



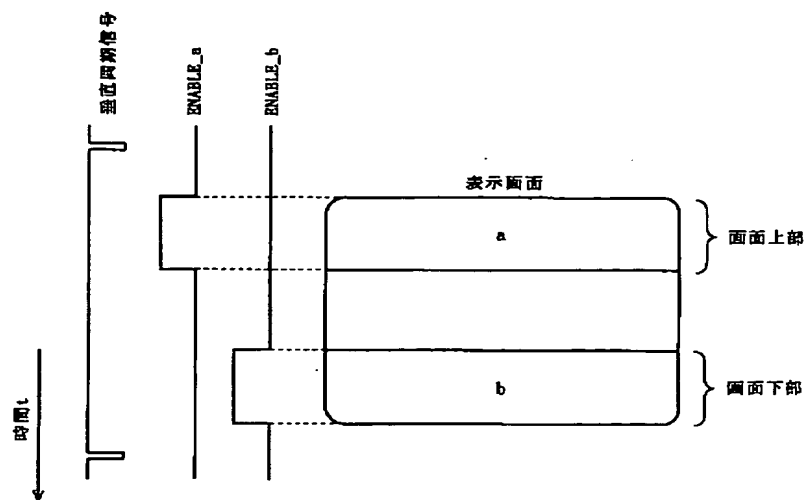
【図5】



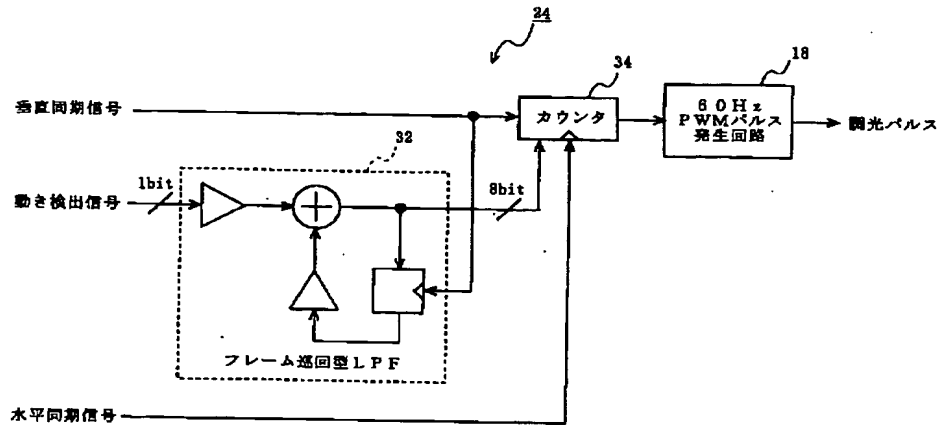
【図6】



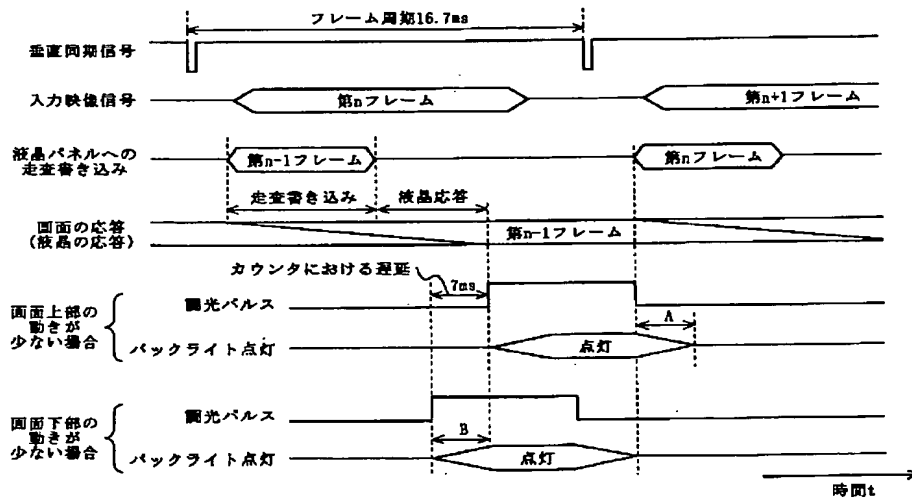
【図7】



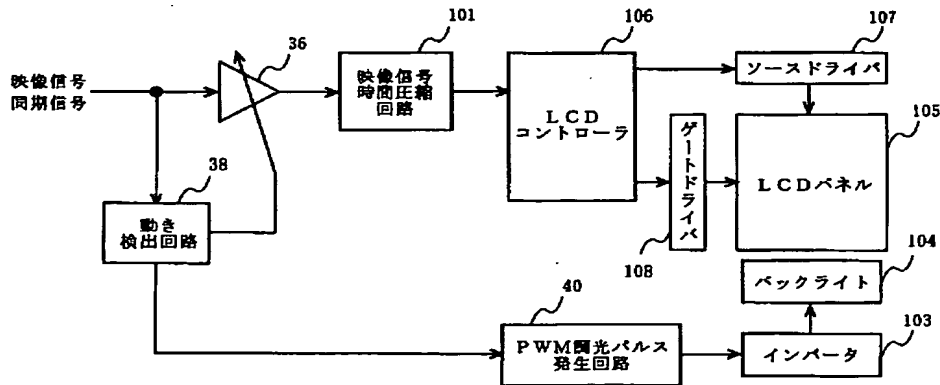
【図8】



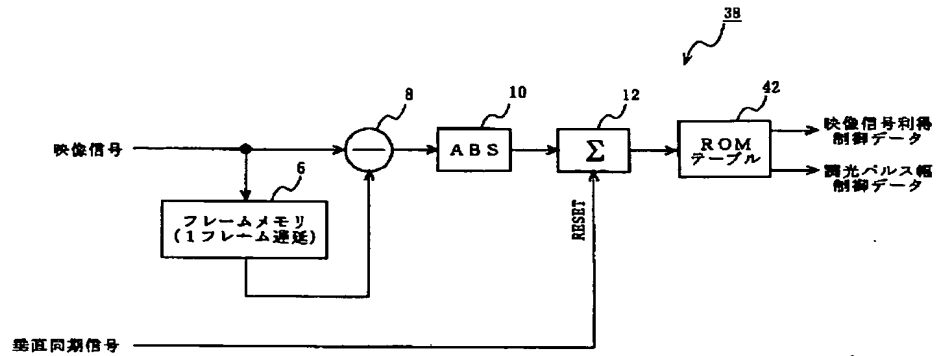
【図9】



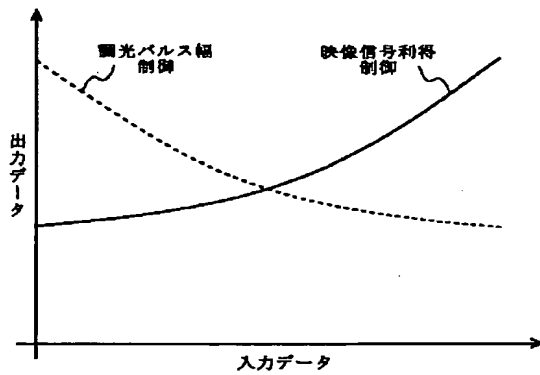
【図10】



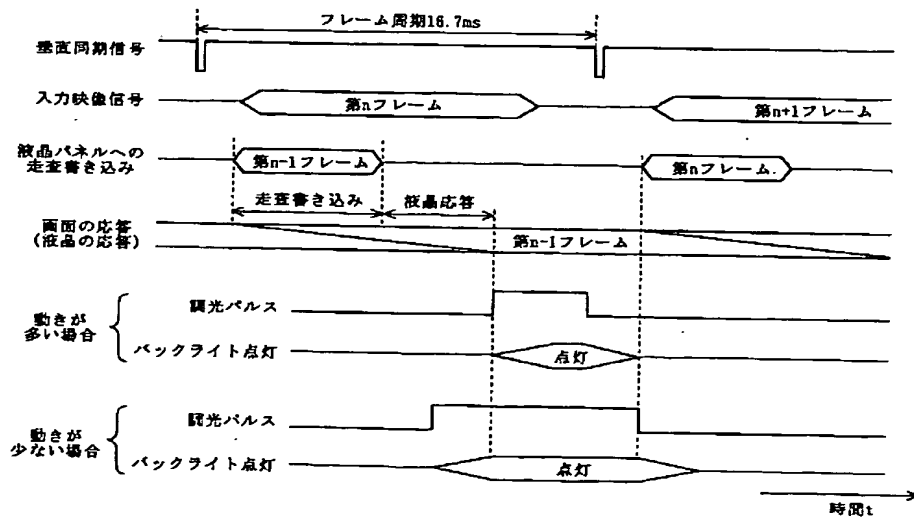
【図11】



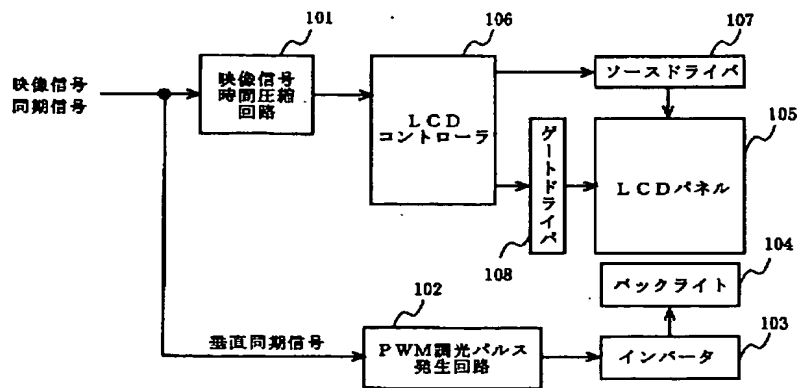
【図12】



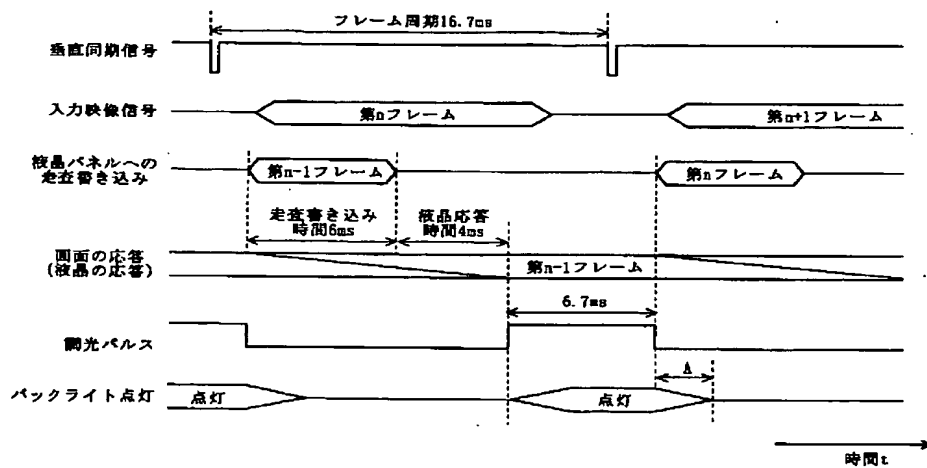
【図13】



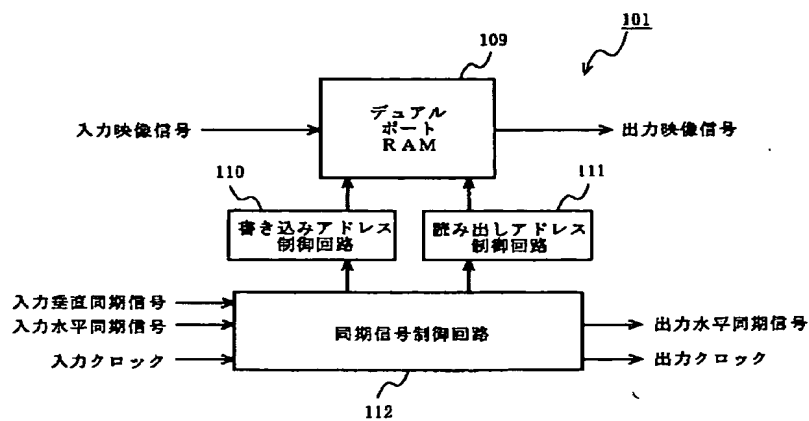
【図14】



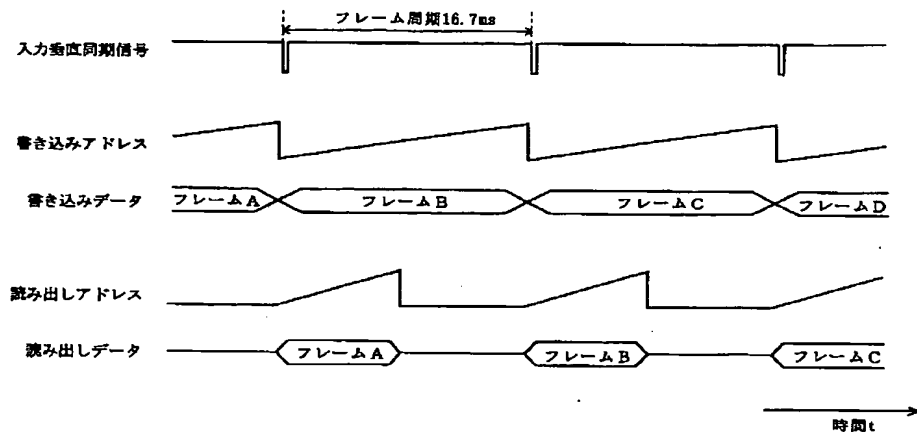
【図15】



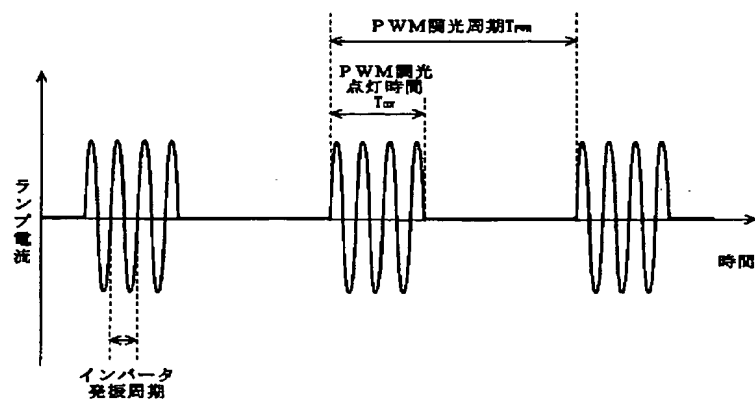
【図16】



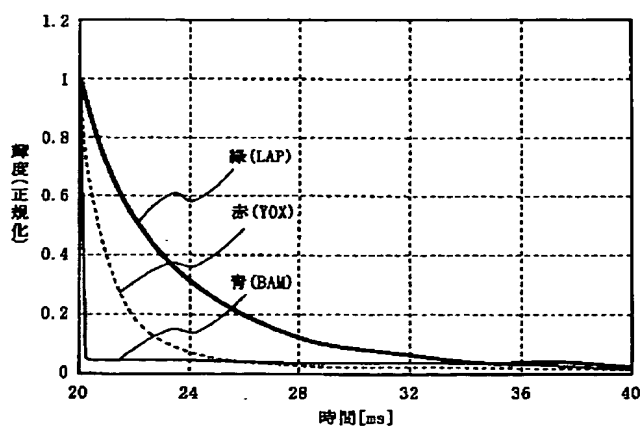
【図17】



【図18】



【図19】



フロントページの続き

(51) Int. Cl. 7	識別記号	F I	ターム (参考)
G 0 9 G 3/20	6 1 1	G 0 9 G 3/20	6 1 1 E
	6 6 0		6 6 0 W
	3/36	3/36	
(72) 発明者 有元 克行 大阪府門真市大字門真1006番地 松下電器 産業株式会社内		(72) 発明者 刈谷 哲郎 大阪府門真市大字門真1006番地 松下電器 産業株式会社内	
(72) 発明者 太田 義人 大阪府門真市大字門真1006番地 松下電器 産業株式会社内		F ターム (参考) 2H091 FA42Z GA13 LA17 LA18 LA20	
(72) 発明者 小林 隆宏 大阪府門真市大字門真1006番地 松下電器 産業株式会社内		2H093 NA16 NC16 NC29 NC34 NC42 NC52 ND10 ND14 ND23 ND34 NE06	
(72) 発明者 熊本 泰浩 大阪府門真市大字門真1006番地 松下電器 産業株式会社内		5C006 AC25 AF19 AF44 BB16 BF02 BF07 BF08 BF21 BF22 BF24 EA01 FA04 FA23 GA02 GA03 5C080 AA09 AA10 BB05 CC03 DD01 DD06 EE19 EE29 EE30 FF11 FF12 JJ01 JJ02 JJ04 JJ05	